

Beschreibung

Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen

5

Die Erfindung betrifft ein Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen auf einem Leitungsstrukturträger.

- 10 In der heutigen Leiterplattentechnik sind recht große Strukturen für Resonatoren, Bandpässe, Bandsperren und auch für Spiralinduktivitäten erforderlich. Bei Anwendungen mit dünne-
- 15 terbahntoleranzen für Serienprodukte oft nicht die Verwendung von Mikrostreifenleitern. Auf jeden Fall sind die Verwendungsmöglichkeiten von Mikrostreifenleitern durch die relativ hohen Leiterbahntoleranzen stark eingeschränkt. Für hochfrequenztechnische Anwendungen beispielsweise sind sie derzeit
- 20 nicht geeignet. Bei Anwendungen mit Keramiken werden bei der Fertigung im Vergleich zu als Leitungsstrukturträger dienende Leiterplatten lange Durchlaufzeiten benötigt. Außerdem ist die Ausbeute bei der Verwendung von Keramiken im Vergleich zu den Leiterplatten deutlich ungünstiger. Weiter eignet sich
- 25 Keramik nicht als optischer Träger.

- Zur Vermeidung der großen Strukturen für Resonatoren, Bandpässe, Bandsperren und auch für Spiralinduktivitäten wurden bisher aus Platzgründen Bauteile auf der Oberfläche der Lei-
- 30 terplatte eingesetzt. Durch diese Bauteile waren dann die Kosten erhöht. Dazu kamen noch die Kosten für das Setzen der Bauteile auf die Leiterplatte. Ein weiterer Nachteil war, dass Bestückfläche für die Bauteile auf der Oberfläche der Leiterplatte bereitgestellt werden musste.

35

Es wurde zwar schon auf sogenannten FR4-Leiterplatten bei genügend großen vorhandenen Flächen im HF-Teil Mikrostreifen

5 leiter verwendet. Dies beschränkte sich aber insbesondere auf Flächenstellen, die einen vergleichsweise großen Lagenabstand von z. B. > 100 μm zu den HF-Strukturen hatten. Toleranzen in den Leiterbahnen konnten bei diesen Lagenabständen akzeptiert werden.

10 Aus dem Dokument EP-A-0 530 564 A1 ist ein Verfahren zur Herstellung von elektrischen Leitungsstrukturen auf einem Leitungsstrukturträger bekannt, wobei Zinn oder eine Zinn-Blei-Legierung als Resist verwendet wird. Eine Resistschicht wird auf eine Metallschicht aufgebracht und mit Hilfe eines Lasers strukturiert. Anschließend werden die freigelegten Bereiche der Metallschicht durch Ätzen entfernt.

15 Daneben ist beispielsweise von der Firma micro resist technology GmbH durch eine Produkt Information, Rev.: 2/01 beispielsweise in der Resist-Reihe ma-N 2400 insbesondere das Resist ma-N 2403 bekannt.

20 Aufgabe der vorliegenden Erfindung ist es, ein Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen auf einem Leitungsstrukturträger mit Lageabständen wesentlich kleiner als 100 μm unter Verwendung von Mikrostreifenleitern anzugeben.

25 Diese Aufgabe wird erfindungsgemäß durch ein Verfahren gelöst, dass die im Anspruch 1 angegebenen Verfahrensschritte aufweist.

30 Danach erfolgt eine Kombination von Laserstrukturierungsmethode und Ätzmethode in Verbindung mit einem Resist mit hoher Haftfestigkeit, das zumindest bezüglich des Laserns bei der Laserstrukturierungsmethode, des Ätzens bei der Ätzmethode und seiner maximal dünnen Aufbringbarkeit auf den Leitungsstrukturträger Eigenschaften hat, die mindestens denen von
35 chemisch Zinn oder einem amorphen Resist entsprechen.

Chemisch Zinn kann in einer Stärke von ca. 1 μm aufgetragen werden. Ein amorphes Resist kann sogar nur in einer Stärke von deutlich kleiner 20 μm aufgetragen werden. Je dünner ein Resist aufgetragen werden kann, umso besser ist es für das vorliegende Verfahren. Bisherige Resiste wiesen eine Schichtstärke von deutlich größer 20 μm auf. Die wesentlich dünneren Resiste ermöglichen das Lasern in einer wesentlich exakteren Weise. Bei einem optimierten Fertigungsprozess sind damit Strukturen bis in den 20- bzw. 10 μm -Bereich und kleiner möglich. Diese feinen Strukturen ermöglichen das Ausbilden von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen, die ansonsten benötigte herkömmliche Bauteile mit den entsprechenden Nachteilen ersetzen. Im Einzelnen können die Leitungsstrukturen in der Weise ausgebildet werden, dass sie hochfrequenztechnisch wirksame Kondensatoren, Spulen und Widerstände mit jeweils gewünschten Werten auf kleinstem Raum bilden. Die Laserstrukturierungsmethode erlaubt dabei eine Strukturierung z. B. gegenüber fototechnischen Verfahren in relativ einfacher Weise und trotzdem mit hoher Geschwindigkeit. Die Kombination von einer Laserstrukturierungsmethode mit einer Ätzmethode hat weiter den Vorteil, dass vollflächige Bereiche gleichzeitig mit dem Wegnehmen anderer Bereiche entfernt werden können. Dies erspart Zeit, ist aber auch häufig nötig, damit die hochfrequenztechnisch verwendeten elektrischen Leitungsstrukturen durch die möglicherweise durch die vollflächigen Bereiche vorhandenen elektrischen Spannungsfelder nicht negativ beeinflusst werden.

Insgesamt lassen sich durch dieses Verfahren strukturierte Leiterbahnen mit geringen Toleranzen auf den Innenlagen oder auch auf den Außenlagen einer Leiterplatte als Mikrostreifenleiter mit nahezu beliebigen Funktionen über den gesamten Fertigungsnutzen realisieren. Die Leiterbahnenbreite lässt sich fast beliebig eingrenzen. Heute sind bereits Toleranzen von $< \pm 5 \mu\text{m}$ möglich. Früher lagen typische Toleranzen im Bereich der Größen von $\pm 25 \mu\text{m}$.

Vorteilhafte Ausgestaltungen der Erfindung sind Gegenstand von Unteransprüchen.

- 5 Danach wird als ein Leitungsstrukturträger ein FR 4-Trägermaterial verwendet. Dieses Material ist bekannt und kostengünstig.

10 Der Vorteil von chemisch Zinn oder von einem amorphen Resist ist, dass in Verbindung mit einer Kombination aus einer Laserstrukturierungsmethode und einer Ätzmethode hochfrequenztechnisch verwendbare elektrische Leitungsstrukturen realisierbar sind.

Nachfolgend wird die Erfindung anhand einer Zeichnung näher erläutert. Darin zeigen:

- 15 Figur 1 einen prinzipiellen Verfahrensablauf des Verfahrens gemäß der Erfindung,
 Figur 2 einen Teil einer größeren nach dem Verfahren gemäß der Figur 1 hergestellten Leiterplattenstruktur im Querschnitt mit einer hochfrequenztechnisch verwendbaren und einer nicht hochfrequenztechnisch verwendbaren Leitungsstruktur,
20 einen Größenvergleich zwischen einer Leitungsstruktur gemäß der Erfindung und gemäß einer entsprechenden herkömmlichen Technik,
 Figur 3 einen schrittweisen Realisierung einer erfindungsgemäß hergestellten Spule,
25 eine seitliche Darstellung dreier fertiger Anwendungen in einer Leiterplatte, die gemäß der Erfindung realisiert worden sind,
30 Figuren 4 bis 7 weitere Anwendungen gemäß der Erfindung,
 Figuren 8 bis 10 Anwendungsbeispiele gemäß der Erfindung
35 bezüglich eines Kondensators, einer Spule,

eines Widerstandes und eines Feuchtesensors.

Das in der Figur 1 gezeigte partielle Laser strukturierte
5 Leiterbild (PHDI: Partial High Density Interconnection) zeigt
einen Leitungsstrukturträger 1 (Substrat, z.B. eine FR4-
Leiterplatte), dessen Oberfläche in einer anfänglichen Be-
schichtungsphase in einer solchen entsprechenden Weise vorbe-
handelt wird, dass eine dünne Lage 2 chemisch Kupfer aufge-
10 bracht werden kann. In einer nachfolgenden elektrolytischen
Beschichtung wird dann eine weitere Kupfer-Schicht 3, in dem
vorliegenden Ausführungsbeispiel mit einer Gesamtschichtstär-
ke von bis zu 20 μm , aufgebracht. Im Anschluss daran wird ei-
ne dünne Resist-Schicht 4, hier bestehend aus chemisch Zinn
mit einer Schichtstärke von ca. 1 μm , aufgebracht.

15 Nach der Beschichtungsphase folgt eine Strukturierungsphase.
Die Strukturierung wird gemäß der Figur 1 mit einem Laser 5
durchgeführt. In der Strukturierungsphase wird mit dem Laser
5, an denjenigen Stellen, an denen später die unterhalb der
chemisch Zinn-Schicht 4 liegende Kupfer-Schicht 3 abgetragen
20 werden soll, die chemisch Zinn-Schicht 4 weggefräst.

Nach der Strukturierungsphase wird, wie gerade angedeutet,
die freigelegte Kupfer-Schicht 3 weggeätzt. Abschließend wird
die noch vorhandene chemisch Zinn-Schicht weggestrippt.

25 In der Figur 2 ist im linken oberen Bereich eine erfindungs-
gemäße Leitungsstruktur 6 gezeigt, während im mittleren Be-
reich eine herkömmliche Leitungsstruktur 7 gezeigt ist.

30 Die erfindungsgemäße Leitungsstruktur 6, bei der es sich um
eine neue HF-Struktur handelt, weist Schichtabstände 8 von
zum Beispiel 30 μm auf. Im Gegensatz dazu weist die herkömm-
liche Leitungsstruktur 7 Schichtabstände 9 von zum Beispiel
180 μm auf.

35

In der Figur 2 sind außerdem im Zusammenhang mit den neuen HF-Strukturen eine einzelne Mikro-Durchführungskontaktierung 10 und mehrere Mikrostreifenleiter 11 mit hoher Güte gezeigt.

- 5 Figur 3 zeigt in einem optisch dargestellten Flächenvergleich das Größenverhältnis auf, wenn eine vorgegebene Leitungsstruktur gemäß der Erfindung, also in neuer Technik 12, und gemäß einer herkömmlichen Technik, also in alter Technik 13, realisiert ist.

10

In den Figuren 4 bis 7 ist die schrittweise Realisierung einer mit einem Mikrostreifenleiter realisierte Spule gemäß der Erfindung wiedergegeben. Dabei ist in der Figur 4 eine Kupferfläche mit einer Kantenlänge von 1 mm dargestellt. Die Kupferfläche wird in den einzelnen Fertigungsschritten mit einem Laser strukturiert. In der Figur 5 ist bereits eine Spule in Form einer Schnecke zu erkennen. In der Figur 6 wurden die störenden Eckflächen entfernt. In der Figur 7 ist die Spule fertig.

- 15 In den Figuren 8 bis 10 sind nochmals in einer jeweiligen seitlichen Darstellung fertige Anwendungen basierend hier jeweils auf Spulen dargestellt. Die Form und Größe der Figuren können beliebig gewählt werden. In dem dargestellten Ausführungsbeispiel wurde jeweils die kompakteste Form gewählt.

In der Figur 11 ist eine mögliche Anwendung innerhalb der Leiterplatte unterhalb eines Bauteils gezeigt. Bei der dargestellten Form wird keine Bestückfläche der Leiterplatte benötigt. Die Spule könnte auch an beliebigen anderen Stellen im Layout untergebracht sein.

20

Im Einzelnen ist ein Bauteil 14 zu sehen, welches in einer Lageebene L1 mit einem Anschlussflächenstück 15 in Verbindung gebracht ist. Unterhalb der Lageebene L1 bzw. unterhalb des Anschlussflächenstücks 15 ist in einer Lageebene L2 in neuer
25 Technik eine schneckenförmige Leitungsstruktur realisiert,

wie sie beispielsweise auch in der Figur 8 gezeigt ist. Unterhalb der Lageebene 2 und unterhalb der schneckenförmigen Leitungsstruktur ist eine der Lageebene L1 entsprechende Lageebene L3 angeordnet.

5

In der Figur 11 ist weiter eine Ausschnittsvergrößerung integriert, die das in die Tiefe und Fläche gehende Gebiet um das Anschlussflächenstück 15 vergrößert zeigt. Dabei zeigt die Ausschnittsvergrößerung auch eine einzelne Mikro-

10 Durchführungskontaktierung 16, mit der im vorliegenden Ausführungsbeispiel eine Durchkontaktierung zwischen der Lageebene L1 und der Lageebene L2 hergestellt ist.

In der Figur 12 ist eine Anwendung als Kondensatoren unter-

15 halb eines Anschlussflächenstückes (Pad) gezeigt. Durch die Verwendung von geeigneten Isolierschichten und geringen Schichtdicken herunter z. B. bis zu 25 μm können so Kondensatoren im Bereich bis zu z. B. 20 pF auf kleinstem Raum realisiert sein. Diese Kondensatoren haben zusätzlich den Vorteil,

20 dass sie kaum induktiv wirken.

Im Einzelnen ist ein Bauteil 17 zu sehen, welches in einer Lageebene L1 mit einem Anschlussflächenstück 18 in Verbindung gebracht ist. Unterhalb der Lageebene L1 bzw. unterhalb des

25 Anschlussflächenstücks 18 ist in einer Lageebene L2 in neuer Technik ein Leiterstück 19 realisiert, unterhalb diesem wiederum in einer Lageebene L3 ein weiteres Anschlussflächenstück 20 angeordnet ist. Dabei sind jeweils zwischen der Lageebene L1 und dem Leiterstück 19 einerseits und zwischen dem Leiterstück 19 und der Lageebene L3 andererseits eine erste Isolierschicht 21 bzw. eine zweite Isolierschicht 22 angeordnet. Zusammengefasst ist mit dieser Anordnung zwischen den Anschlussflächenstücken 18, 20 ein Mehrschichtkondensator realisiert.

In der Figur 12 ist ebenso wie in der Figur 11 weiter eine Ausschnittsvergrößerung integriert, die das in die Tiefe und

Fläche gehende Gebiet um das Anschlussflächenstück 18 vergrößert zeigt.

Figur 13 zeigt eine Anwendung bezüglich eines HF-Kondensators. Figur 14 zeigt eine Anwendung bezüglich einer HF-Spule. Figur 15 zeigt eine Anwendung bezüglich eines HF-Widerstandes und Figur 16 zeigt eine Anwendung bezüglich eines Feuchtesensors.

Die Bauteile sind dabei in den Figuren 13, 14, 15 innerhalb einer von einem Bauelement abgedeckten Bauelement-Fläche BE-F neben einer Bauelement-Pad-Fläche BE-P, das auch als ein Bauelement-Anlötflächenstück BE-A für einen elektrischen Anschluss mit diesem besagten Bauelement angesehen werden kann, realisiert.

In der Figur 16 ist das betreffende Bauteil für sich alleine gezeigt.

Für die in der Figur 13 gezeigte Realisierung des HF-Kondensators mit einer HF-Struktur 23 in PHDI-Technik ist eine Kondensatorfläche 24 von ca. 1 mm^2 notwendig, damit der Kondensator eine Kapazität von 1 pF hat. Dabei weisen Leiterbahnen 25 mit hoher Güte für die Verbindung des Kondensators zum Beispiel eine Breite von $20 \text{ }\mu\text{m}$ auf.

Für die in der Figur 14 gezeigte Realisierung der HF-Spule mit einer HF-Struktur 26 in PHDI-Technik ist eine Spulenfläche für eine ca. 15 mm lange, sogenannte Stripline notwendig, die mit einer Leiterbahn 27 mit hoher Güte realisiert ist.

Für einen Mittelpunktanschluss der Spule ist eine Mikro-Durchführungskontaktierung 28 mit einem Durchmesser von 0,08 mm realisiert.

Für die in der Figur 15 gezeigte Realisierung des HF-Widerstands ist eine erste Kupfer-Lage für eine erste An-

schlussfläche 29 und eine zweite Kupfer-Lage für eine zweite Anschlussfläche 30 realisiert, zwischen denen ein vorgegebener Folientyp eingelagert ist.

- 5 Die als Flächen 32 zusammengefassten Anschlussflächen 29, 30 sind Flächen hoher Güte. Widerstandswerte des HF-Widerstandes werden über den eingelagerten Folientyp und die Anschlussflächen bestimmt. Die Abgleiche erfolgen in PHDI-Technik.
- 10 Im gezeigten Ausführungsbeispiel gemäß der Figur 15 sind schließlich noch eine Leiterbahn 33 zum ersten Anschluss und eine Leiterbahn 34 zum zweiten Anschluss des HF-Widerstandes gezeigt.
- 15 Der in der Figur 16 angesprochene Feuchtesensor ist zu zwei Zeitpunkten gezeigt. Im oberen Teil der Figur 16 ist der Feuchtesensor vor dem Laserprozess gezeigt, während er im unteren Teil der Figur 16 nach dem Laserprozess gezeigt ist.
- 20 Vor dem Laserprozess existiert erst einmal eine Fläche 35 hoher Güte, in die dann mit dem Laserprozess Leiterbahnen 36 mit einer Leiterbahnbreite hoher Güte eingearbeitet werden. Die Breite beträgt im gezeigten Ausführungsbeispiel mindestens 25 μm .

Für den Feuchtesensor in der Figur 16 sind zu seinem Anschluss Leiterbahnen 37 realisiert, die im gezeigten Ausführungsbeispiel eine Breite von 0,1 mm haben.

25

30

Patentansprüche

1. Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen auf einem Leitungsstrukturträger unter Durchführung der Verfahrensschritte:
5 Aufbringen einer Resistschicht auf eine Metallschicht des Leitungsstrukturträgers; Strukturieren der Resistschicht mit Hilfe eines Lasers und Wegätzen der durch den Laser freigelegten Bereiche, wobei für die Resistschicht chemisch Zinn,
10 ein amorphes Resist oder ein Resist verwendet wird der Kategorie Resistreihe ma-N 2400 der Firma micro resist technology GmbH oder einer entsprechenden Weiterentwicklung von einer solchen Kategorie.
- 15 2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass als Leitungsstrukturträger ein FR4-Trägermaterial verwendet wird.
- 20 3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass zumindest in einem Umfeld von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen zumindest vollflächig verbleibende elektrische Leitungsstrukturen beseitigt werden.

Zusammenfassung

Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen

5

Es wird ein Verfahren zur Herstellung von hochfrequenztechnisch verwendbaren elektrischen Leitungsstrukturen auf einem Leitungsstrukturträger mit Lageabständen wesentlich kleiner als 180 μm , z.B. 30 μm , unter Verwendung von Mikrostreifenleitern angegeben. Gemäß diesem Verfahren erfolgt eine Kombination von einer Laserstrukturierungsmethode mit einer Ätzmethode in Verbindung mit einem Resist, das zumindest bezüglich des Laserns bei der Laserstrukturierungsmethode, des Ätzens bei der Ätzmethode und seiner maximal dünnen Aufbringbarkeit auf den Leitungsstrukturträger Eigenschaften hat, die mindestens denen von chemisch Zinn oder einem amorphen Resist entsprechen.

10

15

Figur 1

20

FIG 1

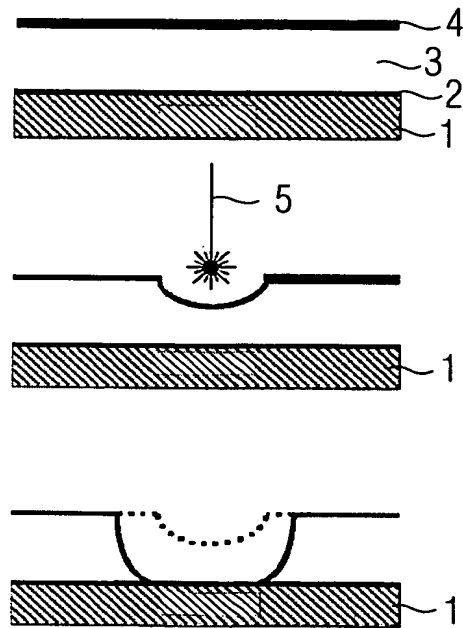


FIG 2

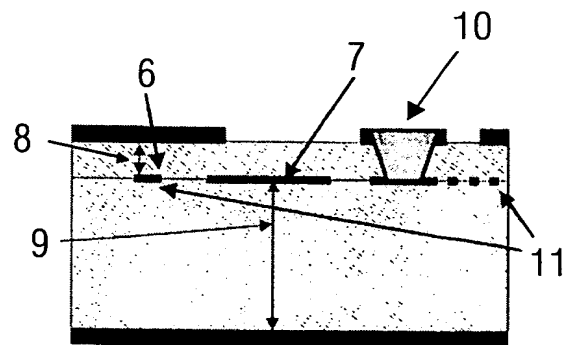


FIG 3

Flächenvergleich

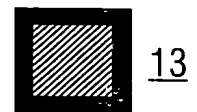


FIG 4

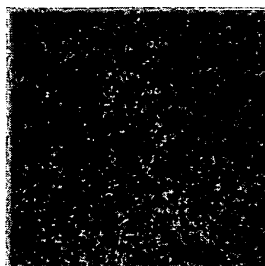


FIG 5

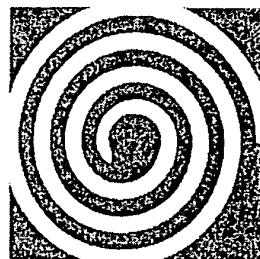


FIG 6

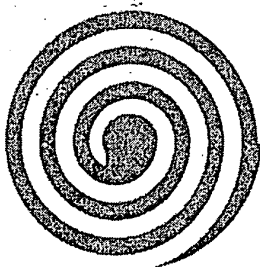


FIG 7

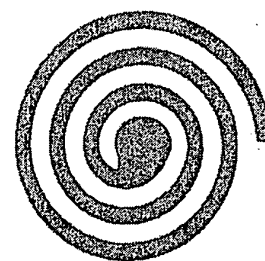


FIG 8

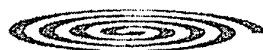


FIG 9



FIG 10

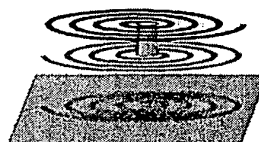


FIG 11

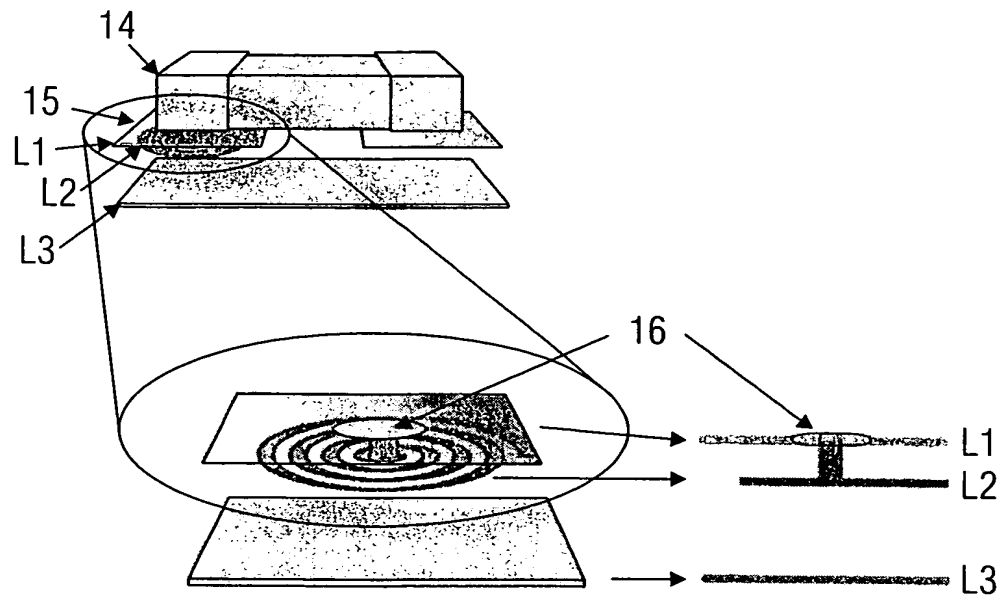


FIG 12

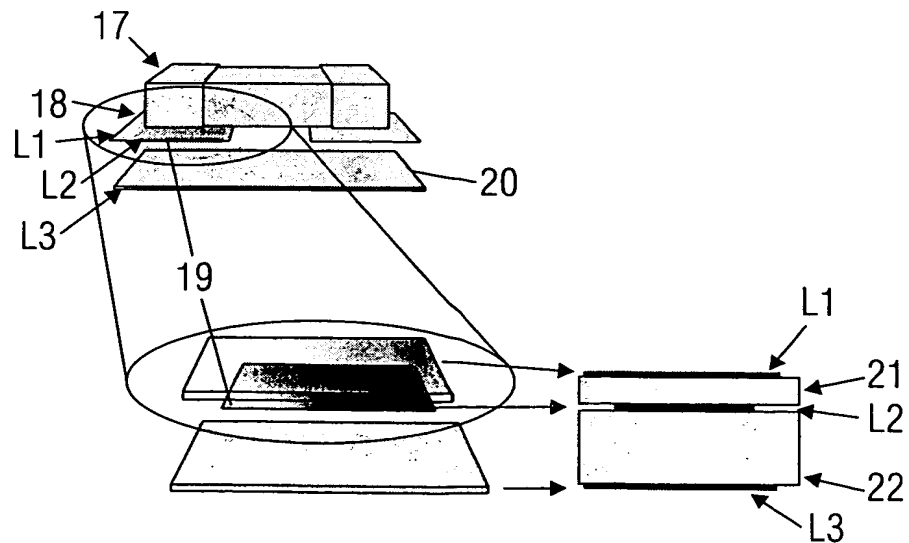


FIG 13

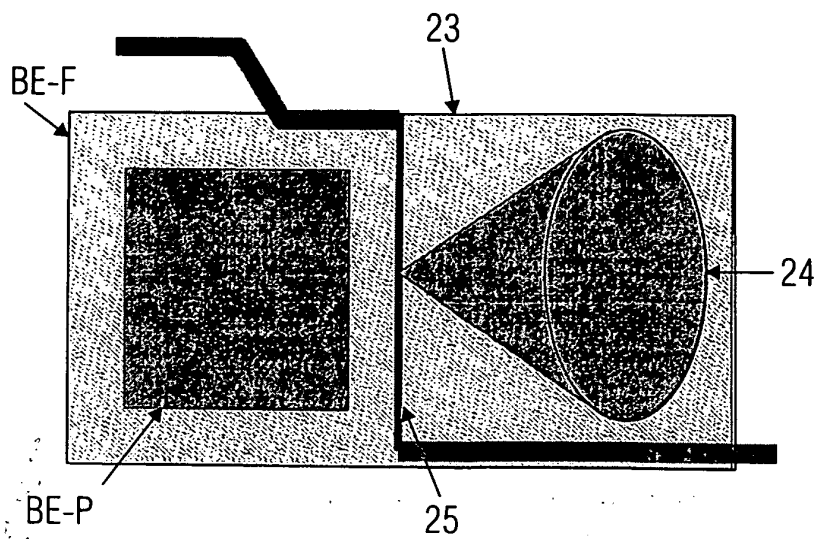


FIG 14

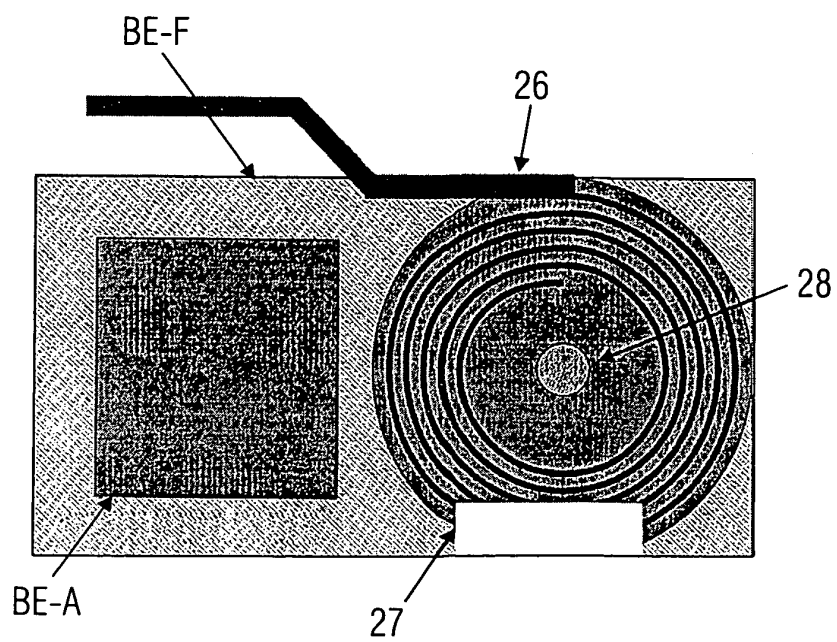


FIG 15

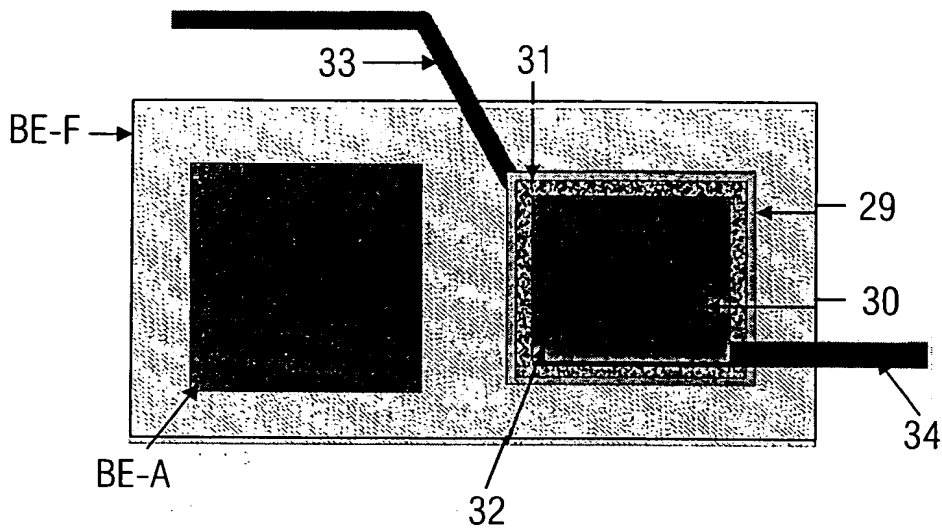


FIG 16

